

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-049272
 (43)Date of publication of application : 18.02.2000

(51)Int.CI. H01L 23/50
 H01L 21/52
 H01L 21/60

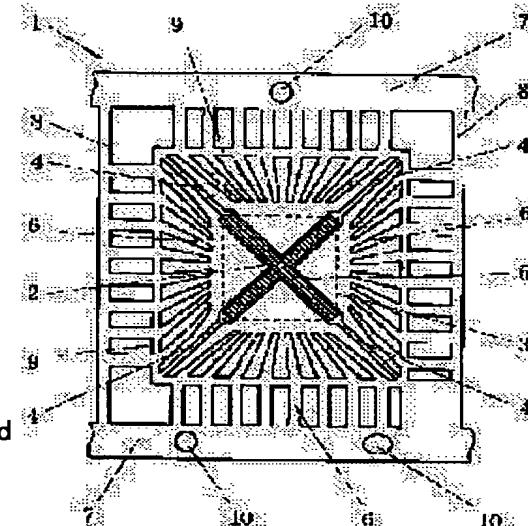
(21)Application number : 10-216837 (71)Applicant : HITACHI LTD
 AKITA DENSHI KK
 (22)Date of filing : 31.07.1998 (72)Inventor : KIKUCHI TAKAYA
 MATSUI HITOSHI

(54) LEAD FRAME, MANUFACTURE OF SEMICONDUCTOR DEVICE EMPLOYING IT AND SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a technology for mounting a semiconductor chip well while enhancing reflow crack resistance.

SOLUTION: In the lead frame of a resin sealed semiconductor device and manufacturing technology thereof, a die pad 2 for mounting a semiconductor chip 11, in which specified circuits are fabricated, is formed substantially in cross. An insulating adhesive tape 5 is applied to the semiconductor chip mounting face of the die pad 2 so that the semiconductor chip 11 is mounted on the die pad 2 through the adhesive tape 5. Since adhesion area between the semiconductor chip 11 and sealing resin can be increased while ensuring adhesion area between the semiconductor chip 11 and the die pad 2, reflow crack resistance of semiconductor device can be enhanced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-49272

(P2000-49272A)

(43)公開日 平成12年2月18日(2000.2.18)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
H 01 L 23/50		H 01 L 23/50	U 5 F 0 4 4
21/52		21/52	A 5 F 0 4 7
21/60	3 0 1	21/60	3 0 1 B 5 F 0 6 7 3 0 1 M

審査請求 未請求 請求項の数11 OL (全 11 頁)

(21)出願番号	特願平10-216837	(71)出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22)出願日	平成10年7月31日(1998.7.31)	(71)出願人	000100997 アキタ電子株式会社 秋田県南秋田郡天王町天王字長沼64
		(72)発明者	菊地 孝哉 秋田県南秋田郡天王町天王字長沼64 アキタ電子株式会社内
		(74)代理人	100068504 弁理士 小川 勝男

最終頁に続く

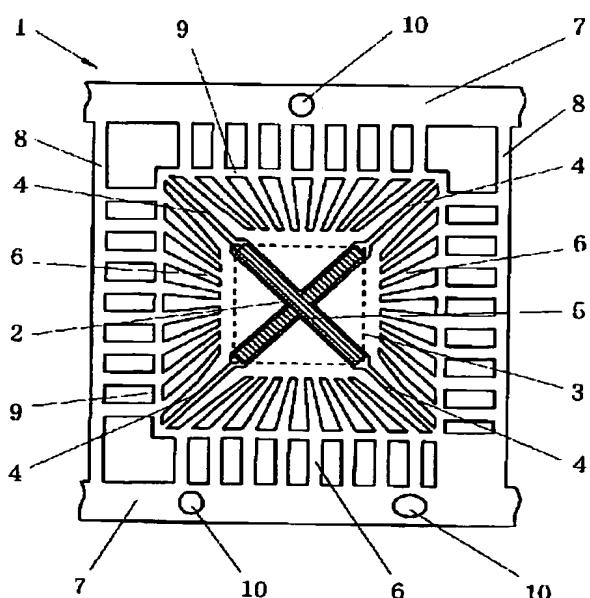
(54)【発明の名称】 リードフレーム及びそれを用いた半導体装置の製造方法並びに半導体装置

(57)【要約】

【課題】リフロークラック耐性を向上させることができ、かつ半導体チップを良好に搭載することができる技術を提供する。

【解決手段】樹脂封止型半導体装置のリードフレーム及びその製造技術において、所定の回路が形成された半導体チップ11を搭載するダイパッド2が略十字形状に形成され、かつ前記ダイパッド2の半導体チップ搭載面に絶縁性の接着テープ5を有しており、前記半導体チップ11が絶縁性の接着テープ5を介してダイパッド2に搭載されるように構成したことにより、前記半導体チップ11と前記ダイパッド2との接着面積を確保しつつ、前記半導体チップ11と封止樹脂との接着面積を大きくすることができ、半導体装置のリフロークラック耐性を向上することができる。

図 1



【特許請求の範囲】

【請求項1】 略四角形の板状で一面に所定の回路が形成された半導体チップと、前記半導体チップを搭載するダイパッドと、前記ダイパッドを支持する複数の支持リードと、前記ダイパッドの近傍から外方に向かって延在し、前記半導体チップの一面に設けられた電極パッドと電気的に接続される複数のリードと、前記半導体チップ及び前記リードの電極パッドとの接続部一帯を封止するパッケージとを有する半導体装置において、前記ダイパッドは略十字状に形成され、かつ前記ダイパッドの半導体チップ搭載面に絶縁性の接着テープを有しており、前記半導体チップが前記接着テープを介してダイパッドに搭載されることを特徴とする半導体装置。

【請求項2】 前記略十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に構成したことを特徴とする請求項1記載の半導体装置。

【請求項3】 前記略十字状に形成されたダイパッドが、前記半導体チップの略対角線上に配置され、前記半導体チップを搭載していることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記半導体チップが、その一面を前記ダイパッドの搭載面に搭載され、かつ該半導体チップの略対角線上を固定するように配置されていることを特徴とする請求項1記載の半導体装置。

【請求項5】 前記ダイパッドが、その搭載面から他面に開口する開口部を有していることを特徴とする請求項1記載の半導体装置。

【請求項6】 所定の回路が形成された半導体チップを搭載するダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドの近傍に設けられ前記半導体チップと電気的に接続される複数のリードとを有するリードフレームにおいて、前記ダイパッドが十字形状に形成され、かつ前記ダイパッドの搭載面に半導体チップを固定するための接着テープが設けられていることを特徴とするリードフレーム。

【請求項7】 前記十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に形成されていることを特徴とする請求項6記載のリードフレーム。

【請求項8】 前記十字形状に形成されたダイパッドが、その搭載面から他面に開口する開口部を有することを特徴とする請求項6記載のリードフレーム。

【請求項9】 略四角形の板状で一面に所定の回路が形成された半導体チップを搭載する略十字形状のダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドに搭載される半導体チップと電気的に接続される複数のリードと、前記ダイパッドの搭載面に半導体チップを固定する絶縁性の接着テープとからなるリードフレームを準備する工程と、前記略十字形状のダイパッドに半導体チップを、該半導体チップの略対角線上に配置するように位置決めし、前記ダイパッドの搭載面に設け

られた絶縁性の接着テープにより搭載する工程と、前記半導体チップの一面に設けられた電極パッドと前記リードとを電気的に接続する工程と、前記半導体チップの電極パッドと前記リードとを電気的に接続したリードフレームを上下で一対となるモールド金型により型締めし、前記モールド金型に溶融された樹脂を注入することにより前記リードフレームにパッケージを形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項10】 前記半導体チップが、前記電極パッドを露出するように前記一面を前記ダイパッドに搭載されることを特徴とする請求項9記載の半導体装置の製造方法。

【請求項11】 前記リードフレームのダイパッドが、前記モールド金型へ樹脂を注入する際に、前記リードフレームを型締めしたモールド金型の上側の空間と下側の空間とを略同一にするようにダウンセット加工されていることを特徴とする請求項9記載の半導体装置の製造方法。

【発明の詳細な説明】

20 【0001】

【発明の属する技術分野】本発明は、リードフレーム及びそれを用いた半導体装置の製造方法並びに半導体装置、特に半導体装置のリフロークラック耐性の向上に適用して有効な技術に関するものである。

【0002】

【従来の技術】従来の表面実装型の樹脂封止型半導体装置では、表面実装後の耐湿性の低下が重要な問題となっている。

【0003】すなわち、前記樹脂封止型半導体装置が大気中等から水分を吸湿してしまうと、リフロー半田付け時に加えられる熱により半導体装置のパッケージ内の接合界面、例えば半導体チップを搭載するダイパッドの裏面と前記パッケージを形成する樹脂との界面が剥離してしまい、その剥離面に水蒸気圧が作用することによりパッケージが膨張し、パッケージクラックを引き起こしてしまう。このようなパッケージクラックによって、水分や不純物がパッケージ内に侵入してしまい半導体チップを腐食させたり、前記クラックがパッケージ表面まで達したり、パッケージが膨れて変形すると外観不良となってしまう。

【0004】このような前記ダイパッドの裏面とモールド樹脂との界面の剥離を対策する技術としては、例えば前記ダイパッドに十文字のスリットを形成する技術がある。前記ダイパッドに十文字のスリットを形成することにより、スリット部分では前記ダイパッドに搭載される半導体チップと封止樹脂とが接着され、接合界面が剥離しにくい構造となる。このダイパッドに十文字のスリットを設ける技術としては例えば1993年5月31日、日経BP社発行の「VLSIパッケージング技術

(上)」の206頁乃至216頁に記載されている。

【0005】しかし、近年は半導体チップの大チップ化及びパッケージの薄型化が進んできており、パッケージに占める半導体チップの面積が増大する傾向にある。そのため前述したようにダイパッドに十文字のスリットを用いて、前記半導体チップを搭載するダイパッドと封止樹脂との密着性を向上させることだけでは、リフロー半田付け時のパッケージクラックを良好に対策できなくなる恐れがあった。

【0006】また前記リフロー半田付け時のパッケージクラックの対策を目的とした技術として、ダイパッドの外形寸法をその上に搭載する半導体チップの外形寸法よりも小さく構成した技術としては、例えば特開平6-216303号公報がある。その概要としては、半導体チップの外形寸法よりも小さい外形寸法に構成したダイパッドに塗布された接着剤により半導体チップを搭載するよう構成することにより、前記半導体チップと封止樹脂との接着面積を大きくするものである。また前記半導体チップとダイパッドとの接着強度を向上するために、前記ダイパッドの支持リードに該支持リードより幾分広い小パッドを形成し、樹脂封止の際の溶融された樹脂の流動によるダイパッドの変動を防止する旨の記載もある。

【0007】

【発明が解決しようとする課題】しかしながら、上述したように半導体チップより小さく構成されたダイパッドにより半導体チップを搭載するよう構成した場合においては、前記支持リードに設けられた小パッドにより前記ダイパッドと半導体チップとの接着面積を補強しているが、前記ダイパッドへの半導体チップ搭載後の樹脂封止工程においてパッケージを形成する際、溶融された封止樹脂の流動により半導体チップ或いは半導体チップを搭載するダイパッドを変動させてしまう恐れがある。このような半導体チップ及びダイパッドの変動によっては、半導体チップとダイパッドとの剥離、或いはダイパッドの変動に伴うワイヤの露出の不良も発生してしまう。

【0008】また前記半導体チップと前記ダイパッドとの接着面積が少ないため、前記半導体チップの電極パッドとリードとのワイヤボンディング処理時において、リードフレームを保持した状態で、超音波振動を引加しながらワイヤを半導体チップに圧着する際に、前記超音波振動が良好に引加されない恐れもある。それにより、半導体チップの電極パッドとリードとを結線したワイヤが良好に接着されず、ワイヤ剥がれ等の不良を引き起こしてしまう。

【0009】さらに前記半導体チップを前記ダイパッドに搭載する際に小さいパッドに接着剤を塗布しているため、ディスペンサ等による塗布位置にもある程度高い精度が要求され、塗布された接着剤により半導体チップを接着する際に前記ダイパッドから接着剤が漏れてしまう

恐れもある。

【0010】そこで、本発明の目的は、リフロークラック耐性を向上させることができ、かつ半導体チップを良好に搭載することができる技術を提供することである。

【0011】また、本発明の他の目的は、半導体チップをフェイスダウンボンディングによりダイパッドに搭載可能な技術を提供することである。

【0012】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

【0013】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記の通りである。

【0014】すなわち、略四角形の板状で一面に所定の回路が形成された半導体チップと、前記半導体チップを搭載するダイパッドと、前記ダイパッドを支持する複数の支持リードと、前記ダイパッドの近傍から外方に向かって延在し、前記半導体チップの一面に設けられた電極パッドと電気的に接続された複数のリードと、前記半導体チップ及び前記リードの電極パッドとの接続部一帯を封止するパッケージとを有する半導体装置及びそれに用いられるリードフレームにおいて、前記ダイパッドは略十字状に形成され、かつ前記ダイパッドの半導体チップの搭載面に絶縁性の接着テープを有しており、前記半導体チップが前記接着テープを介してダイパッドに搭載されるものである。

【0015】前記略十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に構成したものである。

【0016】前記略十字状のダイパッドが、前記半導体チップの略対角線上に配置され、前記半導体チップを搭載しているものである。

【0017】前記半導体チップが、その一面を前記ダイパッドの搭載面に搭載され、かつ該半導体チップの略対角線上を固定するように配置されるものである。

【0018】前記ダイパッドが、その搭載面から他面に開口する開口部を有しているものである。

【0019】また半導体装置の製造方法において、略四角形の板状で一面に所定の回路が形成された半導体チップを搭載する略十字形状のダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドに搭載される半導体チップと電気的に接続される複数のリードと、前記ダイパッドの一面に半導体チップを搭載する絶縁性の接着テープとからなるリードフレームを準備する工程と、前記略十字形状のダイパッドに半導体チップを、該半導体チップの略対角線上に配置するように位置決めし、前記ダイパッドの搭載面に設けられた接着テープにより搭載する工程と、前記半導体チップの一面に設けられた電極パッドと前記リードとを電気的に接続する工程

と、前記半導体チップの電極パッドと前記リードとを電気的に接続したリードフレームを上下で一対となるモールド金型により型締めし、前記モールド金型に溶融された樹脂を注入することにより前記リードフレームにパッケージを形成する工程とを有するものである。

【0020】前記半導体装置の製造方法において、前記半導体チップが、前記電極パッドを露出するように前記一面をフェイスダウンにより前記ダイパッドに搭載する。

【0021】前記半導体装置の製造方法において、前記リードフレームのダイパッドが、前記モールド金型へ樹脂を注入する際に、前記リードフレームを型締めしたモールド金型の上側の空間と下側の空間とを略同一にするようにダウンセット加工されている。

【0022】上述した手段によれば、略四角形の板状で一面に所定の回路が形成された半導体チップと、前記半導体チップを搭載するダイパッドと、前記ダイパッドを支持する複数の支持リードと、前記ダイパッドの近傍から外方に向かって延在し、前記半導体チップの一面に設けられた電極パッドと電気的に接続された複数のリードと、前記半導体チップ及び前記リードの電極パッドとの接続部一帯を封止するパッケージとを有する半導体装置及びそれに用いられるリードフレームにおいて、前記ダイパッドは略十字状に形成され、かつ前記ダイパッドの半導体チップの搭載面に絶縁性の接着テープを有しております、前記半導体チップが絶縁性の前記接着テープを介してダイパットに搭載されるように構成したことにより、前記半導体チップと前記ダイパッドとの接着面積を確保しつつ、前記半導体チップと封止樹脂との接着面積を大きくすることができ、半導体装置のリフロークラック耐性を向上できる。

【0023】また前記十字形状に形成されたダイパッドが、前記支持リードの幅より幅広に構成し、前記半導体チップの略対角線上に配置され、前記半導体チップを搭載するように構成したことにより、前記半導体チップはその略対角線上を前記ダイパッドにより固定されるため、前記半導体チップをダイパッドに良好に搭載することができる。

【0024】前記半導体チップが、その一面を前記ダイパッドの搭載面にフェイスダウンで搭載され、かつ前記半導体チップの略対角線上を固定するように配置されることにより、前記半導体チップの電極パッドとリードとのワイヤボンディングの際に、前記リードフレームを良好に保持することができ、超音波振動の引加が良好に行われるため、前記電極パッドとリードとの接続強度を向上できる。

【0025】前記ダイパッドが、その半導体チップ搭載面から他面に開口する開口部を設けるように構成したことにより、半導体チップと封止樹脂との接着面積をさらに大きくし、接着強度を向上することができる。

【0026】また半導体装置の製造方法において、略四角形の板状で一面に所定の回路が形成された半導体チップを搭載する略十字形状のダイパッドと、前記ダイパッドを支持する支持リードと、前記ダイパッドに搭載される半導体チップと電気的に接続される複数のリードと、前記ダイパッドの搭載面に半導体チップを固定する絶縁性の接着テープとからなるリードフレームを準備する工程と、前記略十字形状のダイパッドに半導体チップを、該半導体チップの略対角線上に配置するように位置決めし、前記ダイパッドの搭載面に設けられた接着テープにより搭載する工程と、前記半導体チップの一面に設けられた電極パッドと前記リードとを電気的に接続する工程と、前記半導体チップの電極パッドと前記リードとを電気的に接続したリードフレームを上下で一対となるモールド金型により型締めし、前記モールド金型に溶融された樹脂を注入することにより前記リードフレームにパッケージを形成する工程とを有するように構成したことにより、前記リードフレームに前記半導体チップを容易に搭載することができ、かつ前記半導体チップとダイパッドとの接着強度を確保しつつ、半導体チップと封止樹脂との接着面積を大きくすることができる。

【0027】また前記半導体チップが、前記電極パッドを露出するように前記一面をフェイスダウンにより前記ダイパッドに搭載することにより、前記半導体チップの電極パッドとリードとのワイヤボンディングの際に、前記半導体チップ上に配置されるダイパッドにより半導体チップを良好に保持することができるため、半導体チップへ超音波振動の引加を良好に行うことができる。

【0028】さらに前記リードフレームのダイパッドが、前記モールド金型へ樹脂を注入する際に前記リードフレームを型締めしたモールド金型の上側の空間と下側の空間とを略同一にするようにダウンセット加工することにより、前記モールド金型へ注入される封止樹脂の流动を前記モールド金型の上下の空間で略均一化することができ、良好にパッケージを形成することができる。

【0029】

【発明の実施の形態】以下、本発明の実施形態について図面を用いて説明する。

【0030】尚、本発明の実施形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0031】(実施形態1) 本実施形態ではQFP (Quad Flat Package) の半導体装置に適用した場合について説明する。図1は本発明の一実施形態であるリードフレームにおける単位フレーム構成示す平面図であり、前記単位フレームは所定の方向に複数個、連設されている。

【0032】前記リードフレーム1はその中心位置にダイパッド2が配置されており、前記ダイパッド2には所定の回路が形成された半導体チップが搭載される。本実

施形態ではダイパッド2が、例えば略十字形状（または×字形状ともいう）に構成されている。そして、前記十字形状に構成されたダイパッド2には、図1の点線枠の半導体チップ搭載部位3に示すように、前記四角形の板状である半導体チップの略対角線上を接着固定される。また前記十字形状のダイパッド2は前記十字形状の突出部分がそれぞれ支持リード4に接続されており、前記支持リード4により前記リードフレーム1に支持されている。また、前記ダイパッド2は例えば前記支持リード4のリード幅より幅広に形成されており、前記半導体チップと前記ダイパッド2との接着強度を確保するように構成されている。そして前記ダイパッド2の搭載面、つまりは半導体チップを搭載する側の面には前記半導体チップをダイパッド2に接着固定するための接着テープ5が設けられている。前記接着テープ5は前記ダイパッド2と略同一の形状に構成されており、例えばポリイミド系樹脂基板の両面に接着剤層を設けたテープ等により半導体チップを接着固定するように構成されている。また前記接着テープ5は熱可塑性ポリイミドによるテープを用いて前記半導体チップを熱圧着することにより搭載するように構成してもよい。

【0033】そして前記ダイパッド2の周囲には、前記ダイパッド2に搭載される半導体チップの電極パッドとワイヤ等により電気的に接続されるリード6の一端であるインナー部が複数配置されている。前記リード6の他端であるアウター部は前記リードフレーム1の外枠7或いは枠部8に接続され、前記複数のリード6はリードフレーム1に支持されている。また、前記複数のリード6は枠状に形成されたダムバー9にそれぞれ接続されている。前記ダムバー9は前記リードフレーム1に形成されるパッケージを取り囲む程度の大きさで配置されており、前記樹脂封止の際に注入される封止樹脂の流出を防止している。また前記外枠7にはリードフレーム1の搬送及び位置決めをするための位置決め孔10が所定の間隔で形成されている。

【0034】このようなリードフレーム1は、例えば42アロイ或いはCu（銅）等からなる薄板状の基板をエッチング或いは打ち抜き加工することにより、所望の形状に構成している。

【0035】次に前述したように構成されたリードフレームを用いた半導体装置の製造方法の一例について簡単に説明する。

【0036】まず、図1に示すように前記十字形状のダイパッド2で、該ダイパッド2の一面に接着テープ5が設けられたリードフレーム1が準備されている。

【0037】そして半導体装置の製造に用いられる半導体チップ11は略四角形の板状で一面に所定の回路が形成されており、前記半導体チップの一面には電極パッド12が複数個、設けられている。

【0038】図2はダイボンディング工程を示す概略構

成図であり、前記半導体チップ11は図2に示すように、予め準備された略十字形状に構成されたダイパッド2と、前記ダイパッド2を支持する支持リード4と、前記ダイパッド2に搭載される半導体チップと電気的に接続される複数のリード6と、前記ダイパッド2の搭載面に半導体チップを固定する絶縁性の接着テープ5とからなるリードフレーム1の所定部位へ搭載される。この時、前記半導体チップ11は例えば前記リードフレーム1の前記略十字状に形成されたダイパッド2の搭載面に、前記半導体チップ11の他面、つまりは回路形成面とは反対の面を、前記ダイパッド2が略対角線上に配置されるように位置決めされ、前記ダイパッド2の搭載面に設けられた接着テープ5により接着固定される。そのため、半導体チップをその他面の略対角線上に沿って、前記支持リード4より幅広に形成された略十字形状のダイパッド2に接着固定するように構成することにより、前記半導体チップ11をダイパッド2に容易にかつ良好に接着固定することができる。尚、本実施形態のようにダイパッド2を略十字形状に構成したリードフレーム1では、半導体チップ11の対角線上に沿って半導体チップ11を固定するため、図3に示すように大きさの異なる半導体チップも良好に搭載することができる。このように大きさの異なる半導体チップを一種類のフレームで共用化することができ、リードフレームの汎用性を向上できる。さらに前記リードフレーム1に予め接着テープ5を設け、前記接着テープ5により半導体チップを固定しているため接着剤等の液ダレもなく容易に固定できる。

【0039】そして半導体チップ11を搭載したリードフレーム1は、前記半導体チップ11の一面に設けられた電極パッド12と前記リード6のインナー部とが、Au（金）或いはCu（銅）等からなるワイヤ13によって結線されることにより電気的に接続される。このワイヤボンディング工程では、前記ワイヤ13の先端を溶融させてボール状に形成した後、該ボールを前記電極パッド12に押圧しながら超音波振動を引加し、接合する。そして、所定のループ形状を描くようにしてワイヤ13の後端をリード6上に超音波接合する。図4及び図5はワイヤボンディング工程を示す図であり、図4及び図5に示すように全てのリード6と電極パッド12を結線することにより、前記電極パッド12とリードがワイヤ13により電気的に接続される。

【0040】図6は半導体装置の樹脂封止工程を示す断面図であり、ワイヤボンディングの完了したリードフレーム1は、上下で一対となるモールド金型14によって型締めされる。そして型締めされたモールド金型14にゲート15から溶融された樹脂、例えばエポキシ樹脂等の封止樹脂16を、半導体装置のパッケージの外形を型取るキャビティ17に注入し、前記半導体チップ11、及び電極パッド12とリード6との接続部一帯を封止す

る。前記モールド金型14のキャビティ17への前記封止樹脂16が充填された後、その状態で数分間保持すると前記封止樹脂16はモールド金型14からの熱により硬化され、リードフレームにパッケージ18が形成される。本実施形態では半導体チップ11を搭載するダイパッド2が略十字形状で、前記半導体チップ11の他面をその対角線上に沿って固定しているため、前記半導体チップの他面と前記ダイパッド2との接着強度を確保することができ、樹脂封止の際に注入される樹脂の流動による半導体チップの剥離を低減できる。さらに前記半導体チップ11の他面と封止樹脂16との接着面積を大きくできる。

【0041】また図7は前記ダイパッドをダウンセット加工したリードフレームを用いた場合の樹脂封止工程を示す断面図である。図7に示すように前記リードフレーム1のダイパッド2をダウンセット加工、例えば前記ダイパッド2の半導体チップ搭載面がリード6のインナー部の他面より下方に位置するようにを加工するように構成してもよい。このようにダイパッド2をダウンセット加工することにより、前記モールド金型14へ封止樹脂16を注入する際に前記リードフレーム1を型締めしたモールド金型14のキャビティ17の上側の空間と下側の空間とを略均一にすることができる。さらに前記モールド金型14へ注入される封止樹脂16の流動を前記キャビティの上下の空間で略均一化することができるため、前記パッケージ18へのボイドの発生を低減でき、リードフレームにパッケージ18を良好に形成することができる。

【0042】図8及び図9は樹脂封止の完了したリードフレームの構成を示す図であり、リードフレーム1は前記モールド金型14より取り出され、前記リードフレーム1に半導体チップ11、ダイパッド2、ワイヤ13、リード6のインナー部を覆うような略四角形のパッケージ18が形成される。

【0043】前記パッケージ18の形成されたリードフレーム1は、切断・成形工程において複数のリード6のアウター部が各々独立するように外枠7、枠体8、及びダムバー9等が切断加工により除去される。前記パッケージ18から突出した複数のリード6のアウター部は図示しない成形金型によりガルウイング形状に成形される。そして図10及び図11に示されように、略四角形のパッケージ18の4方向からそれぞれガルウイング形状に成形された複数本のリードが突出するQFPの半導体装置19が得られる。

【0044】このように、半導体チップ11を搭載するダイパッド2が略十字形状で、前記半導体チップの他面をその対角線上に沿って固定しているため、前記半導体チップとダイパッドとの接着強度を確保するとともに、前記半導体チップの他面と封止樹脂との接着面積が大きくなることができ、半導体チップとパッケージの密着性

を向上できる半導体装置が得られる。そのため半導体装置の半導体チップとパッケージの密着性を向上することにより、リフロークラック耐性を向上することができる。

【0045】(実施形態2) 次に前記実施形態1と同様に構成されたリードフレーム1を用いた他の半導体装置の製造方法について簡単に説明する。

【0046】前記実施形態1と同様に半導体チップ11は、予め準備された略十字形状に構成されたダイパッド10と、前記ダイパッド2を支持する支持リード4と、前記ダイパッド2に搭載される半導体チップと電気的に接続される複数のリード6と、前記ダイパッド2の一面に半導体チップを搭載する絶縁性の接着テープ5とからなるリードフレーム1へ搭載される。

【0047】本実施形態では前記半導体チップ11が、例えば前記リードフレーム1の前記略十字状に形成されたダイパッド2の搭載面に、半導体チップ11の一面、つまりは回路形成された面を、前記ダイパッド2が略対角線上に配置されるように位置決めし、前記ダイパッド20の搭載面に設けられた絶縁性の接着テープ5により、フェイスダウンボンディングで搭載される。この時、前記十字形状に形成されたダイパッド2は前記半導体チップ11の電極パッド12の位置を避けるように接着固定されている。前記フェイスダウンボンディングによりダイパッド2に接着固定された半導体チップ11は例えば図12に示されるように構成される。

【0048】また半導体チップ11をフェイスダウンボンディングにより前記ダイパッド2に接着固定しているため、半導体チップ11の電極パッド12の配置、例えば前記電極パッド12が前記ダイパッドと重なってしまう配置の場合には、図13に示すように前記十字形状のダイパッド2に切欠部20を形成し、前記電極パッド12の位置を避けて、前記半導体チップ11を略対角線上に沿って、絶縁性の接着テープ5により接着固定するよう構成してもよい。このように前記ダイパッドに切欠部20を形成することにより、ワイヤボンディング工程での妨げとなることなく電極パッド12が露出され、容易に半導体チップを搭載することができる。尚、前記ダイパッド2に前記切欠部20を形成する替わりに、ダイパッドに図示しない電極パッドが完全に露出するような開口部を設けるように構成することも可能である。この切欠部20或いは電極パッド用開口部を設けることにより、半導体チップと封止樹脂との接着面積をより大きくすることができる。

【0049】そして半導体チップ11を搭載したリードフレーム1は、前記半導体チップ11の一面に設けられた電極パッド12と前記リード6のインナー部とが、ワイヤ13によって結線されることにより電気的に接続される。本実施形態においては前記ワイヤ13の先端を溶融させてボール状に形成した後、該ボールを前記電極パ

ッド12に押圧しながら超音波振動を引加し接合する。そして、所定のループ形状を描くようにしてワイヤ13の後端をリード6上に超音波接合する。このようなワイヤボンディングの際に、図14及び図15に示されるように前記ダイパッド2が半導体チップ11の一面上に配置されているため、前記半導体チップ11上をダイパッドにより確実に保持固定することができる。このように半導体チップを確実に保持固定できることにより、前記ワイヤ13を前記電極パッド12に接合する際に、超音波振動の引加を良好に行うことができ、前記ワイヤ13の接合強度を向上させることができる。

【0050】そして全てのリード6と電極パッド12を結線され、ワイヤボンディングの完了したリードフレーム1は、実施形態1と同様に、モールド金型14によって型締めされ、ゲート15から溶融された封止樹脂16を注入することにより、前記半導体チップ11、及び電極パッド12とリード6との接続部一帯を封止する。前記半導体チップ11を搭載するダイパッド2が略十字形状で、前記半導体チップ11の一面をその対角線上に沿って固定しているため、前記半導体チップの一面と前記ダイパッドとの接着強度を確保することができ、樹脂封止の際に注入される樹脂の流動による半導体チップの剥離を低減できる。尚、本実施形態においても前記リードフレーム1のダイパッド2をダウンセット加工したものを用いるように構成してもよい。

【0051】そして、樹脂封止の完了したリードフレーム1は図16に示すように半導体チップ11、ダイパッド2、ワイヤ13、リード6のインナー部を覆うような略四角形のパッケージ18が形成される。

【0052】前記パッケージ18の形成されたリードフレーム1は、切断・成形されることにより図17及び図18に示すようなQFPの半導体装置19が得られる。

【0053】このように半導体チップ11を搭載するダイパッド2が略十字形状に構成され、前記ダイパッドに前記半導体チップの一面を、その対角線上に沿って固定するように搭載しているため、前記半導体チップとダイパッドとの接着強度を確保するとともに、リフロークラック耐性を向上できる半導体装置が得られる。さらに前記ダイパッド2が半導体チップ11の一面上に配置されているため、前記ワイヤ13を前記電極パッド12に接合する際に超音波振動の引加を良好に行うことができ、半導体装置の信頼性の向上できる。

【0054】以上、本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。例えば本実施形態ではリードフレームのダイパッドを図1等に示すような十字形状に構成した場合について説明したが、半導体チップの対角線上に沿って半導体チップを接着固定できるものであればどのような構成でもよく、例

えば図19(a)～(c)に示すような形状でもよい。

【0055】また前記ダイパッドを、図20に示すように前記リードフレーム1のダイパッド2及び接着テープ5に、その搭載面から他面に開口する開口部21を設けるように構成することにより、前記ダイパッド2に搭載される半導体チップ11とパッケージ18との接着面積をさらに大きくし、密着性を向上させることも可能である。

【0056】

10 【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0057】すなわち、半導体装置のリードフレーム及びその製造技術において、所定の回路が形成された半導体チップ11を搭載するダイパッド2が略十字形状に形成され、かつ前記ダイパッド2の半導体チップ搭載面に絶縁性の接着テープ5を有しており、前記半導体チップ11が絶縁性の接着テープ5を介してダイパッド2に搭載されるように構成したことにより、前記半導体チップ11と前記ダイパッド2との接着面積を確保しつつ、前記半導体チップ11と封止樹脂16との接着面積を大きくすることができ、半導体装置のリフロークラック耐性を向上することができる。さらに半導体装置のリフロークラック耐性を向上できるため、半導体装置の信頼性を向上することができる。

20 20 【0058】また前記ダイパッドを略十字形状に構成したことにより、該ダイパッドに異なる大きさの半導体チップを搭載可能となり、リードフレームの共用化することができ、フレーム数の削減により製造コストの低減を図ることが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施形態であるリードフレームの構成を示す概略平面図である。

【図2】本発明の一実施形態であるリードフレームのダイパッドへの半導体チップの搭載工程を示す要部平面図である。

【図3】本発明の一実施形態であるリードフレームへの異なる大きさの半導体チップの搭載工程を示す要部断面図である。

40 40 【図4】リードフレームのワイヤボンディング工程を示す平面図である。

【図5】リードフレームのワイヤボンディング工程を示す図4のA-A'間断面図である。

【図6】リードフレームの樹脂封止工程を示す断面図である。

【図7】ダイパッドがダウンセット加工されたリードフレームの樹脂封止工程を示す断面図である。

【図8】樹脂封止工程完了後のリードフレームの構成を示す概略平面図である。

【図9】樹脂封止工程完了後のリードフレームの構成を示す概略平面図である。

13

示す図8のB-B'間断面図である。

【図10】本発明の一実施形態であるリードフレームを用いた半導体装置の概略平面図である。

【図11】本発明の一実施形態であるリードフレームを用いた半導体装置の断面図である。

【図12】本発明のリードフレームを用いた他の半導体チップ搭載工程を示す要部平面図である。

【図13】本発明のリードフレームを用いた他の半導体チップ搭載工程の変形例を示す要部平面図である。

【図14】本発明のリードフレームを用いた他のワイヤボンディング工程を示す平面図である。

【図15】本発明のリードフレームを用いた他のワイヤボンディング工程を示す図14のC-C'間断面図である。

【図16】本発明のリードフレームを用いた他の樹脂封止工程を示す断面図である。

【図17】本発明のリードフレームを用いた他の半導体装置の概略構成を示す平面図である。

【図18】本発明のリードフレームを用いた他の半導体装置の断面図である。

【図19】本発明のリードフレームのダイパッド形状の変形例を示す概略平面図である。

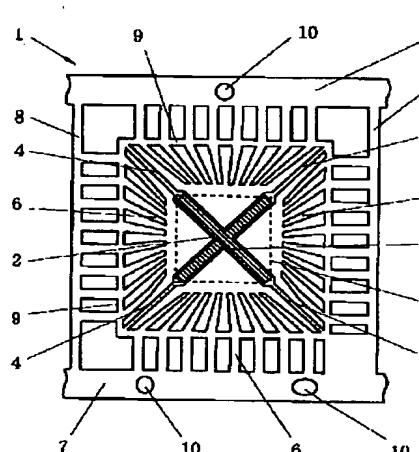
【図20】本発明のリードフレームのダイパッドの変形例を示す概略平面図である。

【符号の説明】

1…リードフレーム、2…ダイパッド、3…半導体チップ搭載部位、4…支持リード、5…接着テープ、6…リード、7…外枠、8…枠体、9…ダムバー、10…ガイド孔、11…半導体チップ、12…電極パッド、13…ワイヤ、14…モールド金型、15…ゲート、16…封止樹脂、17…キャビティ、18…パッケージ、19…半導体装置、20…切欠部、21…開口部。

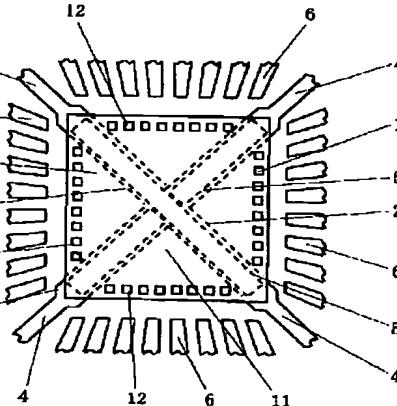
【図1】

図1



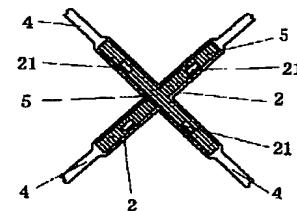
【図2】

図2



【図20】

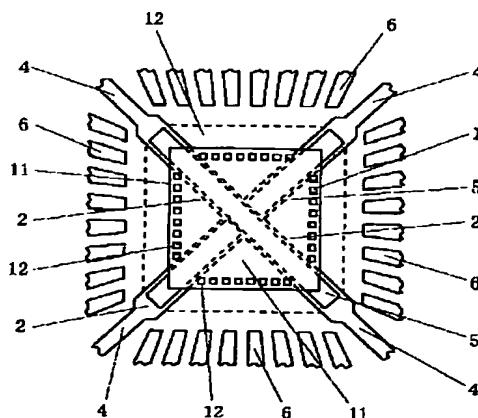
図20



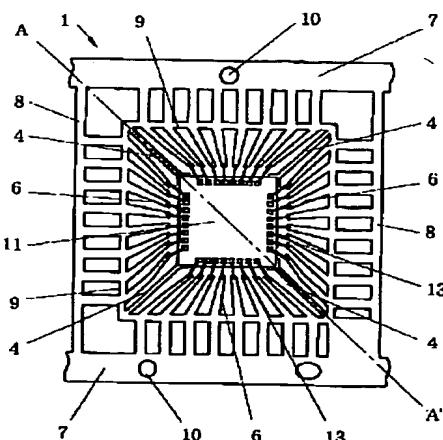
【図4】

【図3】

図3

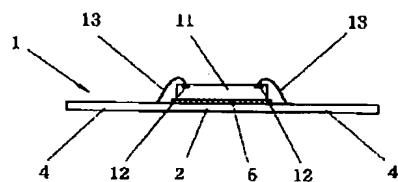


【図4】



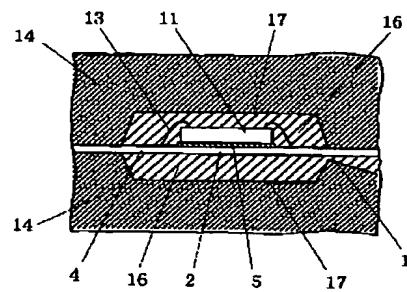
【図5】

図5



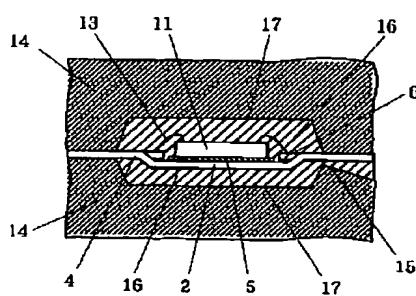
【図6】

図6



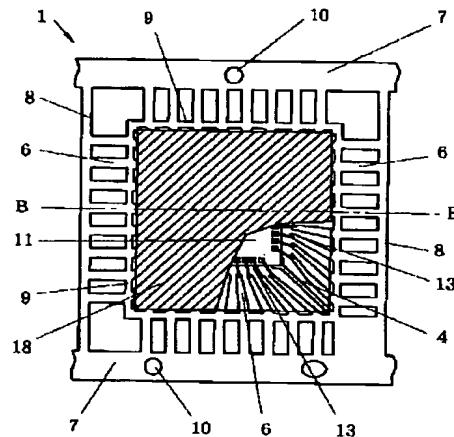
【図7】

図7



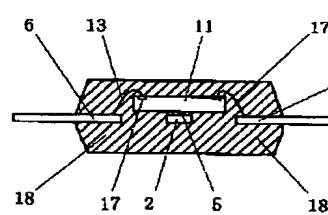
【図8】

図8

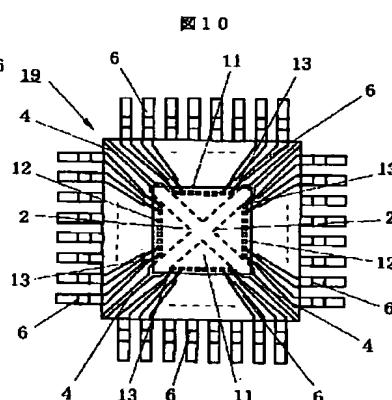


【図9】

図9

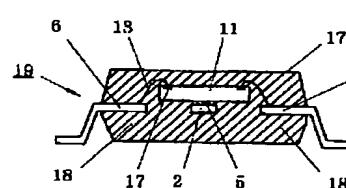


【図10】



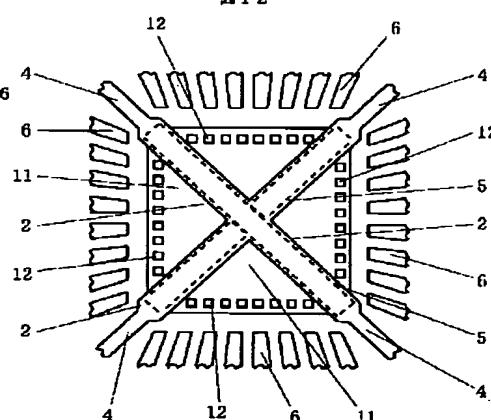
【図11】

図11



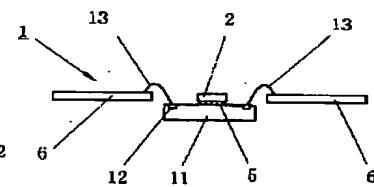
【図12】

図12



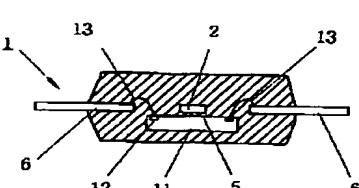
【図15】

図15

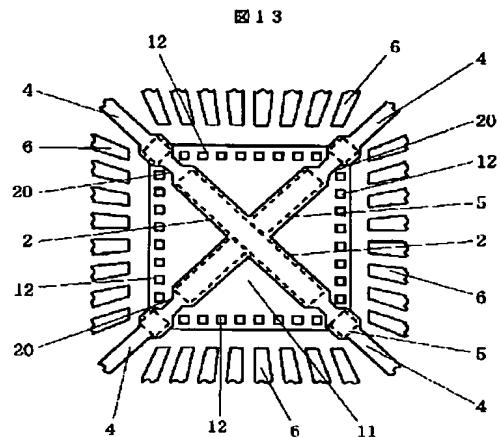


【図16】

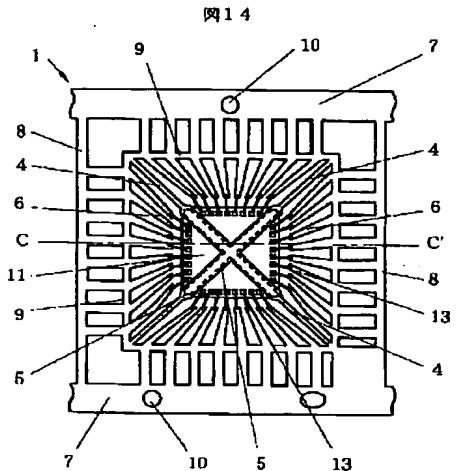
図16



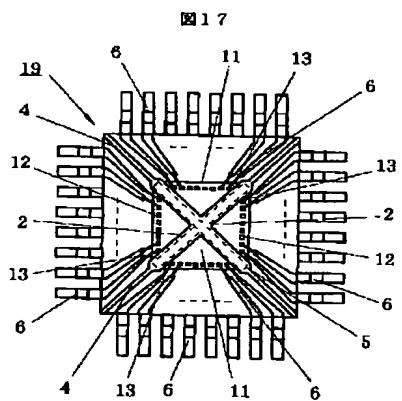
【図13】



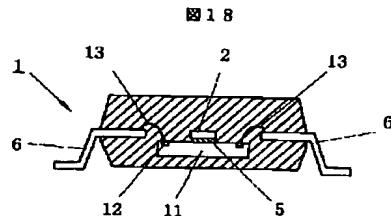
【図14】



【図17】

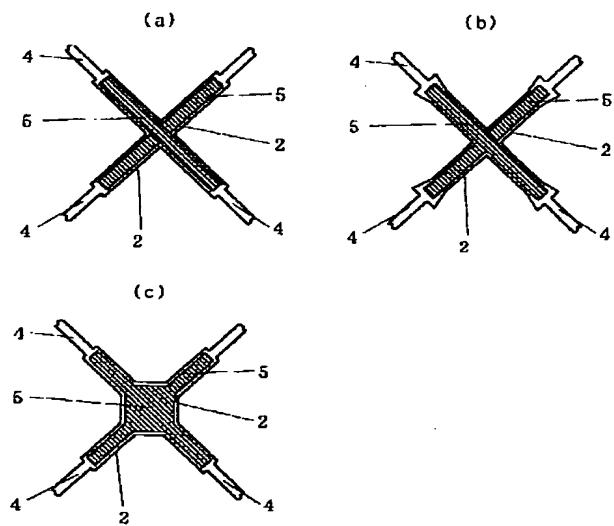


【図18】



【図19】

図19



フロントページの続き

(72) 発明者 松井 仁
秋田県南秋田郡天王町天王字長沼64 アキ
タ電子株式会社内

F ターム(参考) 5F044 AA01 GG07
5F047 AA11 BA25 BA37 BB03 BC16
5F067 AA04 AA07 AB03 BD05 BD10
BE05 BE09 CC02 CC08 DF16
DF17 EA02 EA04